

PIM/m フロントエンド・プロセッサ — GC 方式とその評価 —

立野 裕和^{*} 川田 易治^{**} 高橋 勝己^{*} 池田 守宏^{*}

^{*}: 三菱電機 (株) ^{**}: エスイーティ (株)

1. はじめに

第五世代コンピュータプロジェクトの一環として大規模並列推論マシンPIM/mを開発中である。PIM/mのフロントエンド・プロセッサ(以下本稿ではPSI-IIIと称する)はPIM/m要素プロセッサ[1]をCPUとして用いたESPを高速実行するワークステーションである。

本報告では、PSI-IIIにおけるガーベッジコレクション(GC)方式の概要とその評価結果について述べる。

2. PSI-IIIにおけるGCシステム

2.1 概要

PSI-IIIのGCシステムはPSI-IIと同様[2]に、GC機能を3種類の組込述語として準備し、OSのメモリ管理ルーチンが必要に応じてそれらを起動する方式とした。以下にそれぞれの機能を示す。

組込述語の機能:

- ・ collect_stack_garbage: 1 プロセスのスタック領域のみを対象とする1ワード毎の不要セル回収機能
- ・ collect_garbage: 全メモリ空間を対象とする1ワード毎の不要セル回収機能
- ・ collect_free_pages: 物理ページ単位に未使用ページをフリーページに戻す機能

2.2 不要セルの分布とGCの高速化

ESPで記述されたプログラムはプロセス毎に割り当てられる3本のスタックと、プロセス間で共用されコンパイルコードや副作用を伴う配列等のデータが置かれるヒープエリア、さらにシステムのパラメータが格納されるシステムエリアを使用し動作する。これらのエリアのうち、不要セルの生成される領域はスタック及びヒープエリアである。これらの領域のうち、ヒープ領域は一度GCが実行されるとその後は不要セルが生じにくい事がPSIのGC機能評価より指摘されていた[4]。

そこで、PSI-IIにおけるGCの動作特性を解析するために、システム・プログラマがプログラム開発作業を行っている際に起動されたGCの記録をとった。表1はGCが起動される前後の各エリアの占める割合である。使用されているエリアがほぼヒープエリアのみであることがわかる。ESPマシンであるPSIはESPオブジェクトがヒープ上に置かれるため、このような状況は一般的である。このヒープ領域を、前回のGCで生き残った領域(旧領域)と、その後使用された領域(新領域)に分割し、それぞれの領域の不要セルの存在率を測定した。

結果は旧領域中に11.3% 新領域中に68.4%の不要セルが存在した。この時のGC処理単位毎の処理時間を表2に示す。

表から明らかなように、GC処理の高速化にはヒープ領域の扱いに工夫が必要である。

表1 GC前後の主記憶使用率

エリアの名称	GC直前(%)	GC直後(%)
システムエリア	14.74	12.74
ヒープエリア	85.04	87.13
全グローバルスタック	0.14	0.03
全ローカルスタック	0.06	0.08
全トレールスタック	0.00	0.00

表2 GCルーチンの処理単位毎の実行時間と比率

処理内容	処理時間(sec)
全領域のマーキング	10 (40%)
ヒープエリアのコンパクション	15 (45%)
スタックエリアのコンパクション	1 (15%)

3. 新領域GCの処理方式

ヒープ領域を先に示した新/旧領域に区別し、新領域のみをGC対象とする方式を新領域GCと呼ぶことにする。以下に処理方式を示す。

3.1 ヒープアドレスのトレール

図1に示すような旧領域から新領域を参照しているポインタはポイント先のセルがGCにより移動するためにそのメンテナンスが必要である。また、新領域中の構造体のルートが旧領域中にしか存在しない事もあり得るので、旧領域中から新領域を参照するポインタは全てマーキングルートである。

旧領域中のマーキングルートをGCルーチンに通知するために、旧領域上に新領域へのポインタを書き込んだ場合、旧領域のアドレスをヒープトレールエリアと呼ばれるエリアに登録する処理をヒープに書込みを行うすべての組込述語に追加した。新旧領域の境界値NEB(New Heap Base)は制御レジスタで保持し、組込述語でのアドレス比較が高速に実行できるように配慮した。また、一度登録した旧領域のセルにはGCビットをセットし旧領域の同一アドレスを2回以上ヒープトレールエリアに登録しないようにした。

組込述語にヒープトレールエリアへの登録処理を追加したことによる実行速度への影響は変更を行った組込述語の

Garbage Collector of PIM/m Front-end Processor

H. Tateno^{*} Y. Kawada^{**} K. Takahashi^{*} M. Ikeda^{*}

^{*}: Mitsubishi Electric Co., Ltd. ^{**}: SET.

実行回数と各組込述語毎のオーバーヘッドから計算出来る。各組込述語のオーバーヘッドはほぼ1ステップ程度である。PSI-IIにおける各命令の実行頻度調査[5]から計算するとコンパイラの実行時のオーバーヘッドは約0.5%と算出できる。

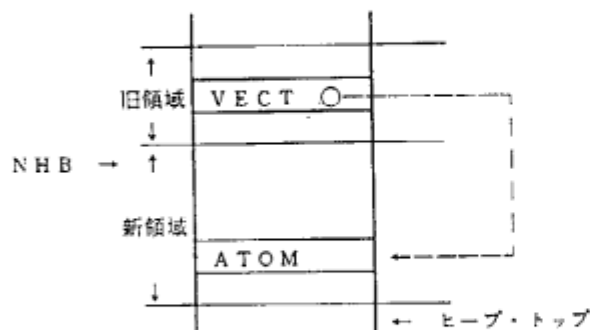


図1 新/旧領域をまたがるポインタ

3.2 ガーベッジコレクタの処理

PSI-IIのGCは、新領域GC用にPSI-IIのGCアルゴリズム[2][3]を拡張した。

PSI-IIと同様に、マーキングは各プロセスのプロセス制御ブロックをルートとして行う。その後、新領域GCであれば、ヒープトレールで保持される旧領域中のそれぞれのセル中のデータをルートとして更にマーキングを行う。ヒープのコンパクションは、ヒープトレールの保持するセルとそのセルの参照先セルの間に逆転ポインタを生成後、NHBからヒープエリアトップまでの間をPSI-IIのGCと同じアルゴリズムに従って、スライディングコンパクションする。

GC対象領域の指定とGC後のNHBのメンテナンス方法を組込述語collect_garbageの引数に与える実行モードで制御する。実行モード毎の処理内容を表3に示す。

メモリ管理ルーチンは通常、新領域GC(モード2.3)を選択する。前回のGC後にヒープ領域に新たにコード生成が行われた場合にモード3、それ以外ではモード2を選択する。ただし、GCによって開放されたセルがある規定値以下の場合、全領域GC(モード1)を起動する。

表3 実行モード毎の処理内容

実行モード	処理対象	GC後のNHBの設定
1	全領域	カレントヒープトップの値
2	新領域	GCの前後で変えない
3	新領域	カレントヒープトップの値

4. 評価結果と考察

表4にPSI-IIIシステムが立ち上がった直後に起動された全領域GC、表5にPSI-III上で自然言語処理用のアプリケーションプログラムを実行中に起動された新領域GCの解析結果を示す。なお、GC性能は処理対象とした主記憶の大きさと実行時間から1Mワード当たりの処理時間で表している。

新領域GCでは、GC性能が約2.6倍程度高速化されていることがわかる。特に、マーキング処理では処理時間が約3倍に

高速化されている。これは、マーキング実行時間がGC対象領域に占める有効セルの数に比例するからで、新領域GCの効果が表れている。一方、コンパクションは、GC対象領域のスweep(GC対象領域の各セルの有効/無効セルを判定する処理)と有効セルの詰め合わせを行うため、処理時間はGC対象領域の大きさと有効セルの双方に比例する。そのため、新領域GCによる高速化は約2.4倍程度にとどまっている。

なお、ヒープトレールエリアは新領域GCのためのワークエリアである。このエリアの大きさは動かすプログラムにある程度依存すると予想されるが、今回測定対象とした自然言語処理用のアプリケーションプログラムでは3000~5000ワード程度とヒープ容量に比し、非常に小さかった。

表4 全領域GCの解析結果(モード1)

ヒープエリアGC対象領域	5.1 Mword
上記エリア中の有効セル	68.1 %
マーキング実行時間	4.5 sec
ヒープコンパクション実行時間	6.2 sec
全実行時間	10.8 sec
GC性能	2.1 sec/Mword

表5 新領域GCの解析結果(モード2)

ヒープエリアGC対象領域	1.8 Mword
上記エリア中の有効セル	28.7 %
マーキング実行時間	0.55 sec
ヒープコンパクション実行時間	0.94 sec
全実行時間	1.53 sec
GC性能	0.85 sec/Mword

5. まとめ

本稿では、PSI-IIIに実装したGCシステム、特に新領域GCの有効性を中心に報告した。通常時のオーバーヘッド0.5%でGCの速度性能が2.6倍になることがわかった。今後、GC実行時のメモリアクセス特性を中心に調査を継続する予定である。

参考文献:

- [1] 中島浩 他: "PIM/m要素プロセッサのアーキテクチャ" JSPP'90 p145-151
- [2] 立野裕和 他: "PSI-IIのGC(1)" 情報処理学会第35回全国大会 p669-670
- [3] 川田易治 他: "PSI-IIのGC(2)" 情報処理学会第35回全国大会 p671-672
- [4] 西川宏 他: "PSIのガーベッジコレクタ" ICOT TECHNICAL REPORT TR-213
- [5] 立野裕和 他: "PSI-IIの機械命令セット評価" 計測機アーキテクチャ 74-3