

並列推論マシン PIM/i のタグアーキテクチャの評価

加藤研児、佐藤正俊、武田浩一、大原峰彦

kato@okilab.oki.co.jp

沖電気工業株式会社

1 はじめに

我々は第5世代コンピュータプロジェクト [1] の一環として並列推論マシン PIM/i の研究を行っている。PIM/i はターゲット言語である KL1 を並列に実行する RISC マシンであり、KL1 とは並列実行を念頭において開発された記号処理向きの論理型言語である。記号処理では、データタイプが実行時に動的に決まり、データタイプ毎の処理が非常に異なることが知られている。そのため、我々は KL1 の実行を効率良く行うため、タグアーキテクチャを採用した。すなわち、データタイプを記述するタグ部をデータの中に用意し、タグの値による条件分岐などを可能とした。

記号処理の実行においては、タグアーキテクチャの有効性は興味のある問題である [2]。本稿ではタグアーキテクチャの採用による KL1 の処理への影響について、シミュレータ [3] による実行結果を基に分析したので報告する。

2 PIM/i のタグアーキテクチャの特徴

2.1 データ構成

1ワード40ビットのデータの中で、8ビットがタグ部、32ビットがバリュー部を構成する（図1）。タグ部の下位5ビットはリスト、アトムなどのデータタイプを表すために使用し、残りの3ビットはデータへの参照状態を示すMRBビット、一括GC処理を円滑に行うためのGCビット、共有メモリへの排他アクセスを実現するためのロックビットとして使用している。

2.2 タググループ比較による条件分岐

タグ条件分岐においてはタグメモリを導入した。タグメモリとはプロセッサ内にあるメモリで、タググループ比較による条件分岐したい場合に参照するものである。すなわち、予めタグ値のグループをタグメモリに登録しておき、タググループ比較による条件分岐の際にはそれを参照して分岐の判断を行う。タグメモリを用いたため、本来ならば複数命令必要な複数のタグ値による条件分岐命令が PIM/i では1命令で可能となった。

*Evaluation of Tagged Architecture on Parallel Inference Machine PIM/i
Kenji KATO, Masatoshi SATO, Koichi TAKEDA, Teruhiko OOHARA,
Oki Electric Industry Co., Ltd.

2.3 タグ操作と他操作の並列実行

PIM/i のプロセッサは LIW アーキテクチャを採用している [4]。1命令は3つの領域に分割されており、最大3操作の同時実行が可能である（図2参照）。タグへの操作については (S+M) 領域（上位16ビット）のでも P 領域（下位24ビット）でも実行できるように柔軟に設計されている（図1）。また、タグ条件分岐操作についても (S+M) 領域のみで実現されているため、他操作との同時実行が容易に実現できるように設計されている。

3 タグアーキテクチャの評価

各種ベンチマークを、キャッシュやバスなどの動作もシミュレートするシミュレータを用いて実行した。その際、ベンチマークのオブジェクト及びランタイムルーチンなどは全て共有メモリ上に置き、シングルプロセッサで実行した。なお、ここで用いたベンチマークは2種類のクイーン問題（QK、QU）、素数を求める問題及びハノイの塔の問題の4つである。これらを実行して命令レベルの実行回数を計測し、その結果を分析してタグアーキテクチャによる効果について考察した（表1）。

1. タグ操作を含む命令の割合

全実行命令の中で、タグ操作を含む命令実行数は18.7%を占めた。

2. タグ条件分岐の使用による改善度

タグ条件分岐を用いない場合、(3.1) のようなタグ条件分岐を実行する際には、PIM/i では (3.2) のように最低2命令が必要である。

```
if (isATOM(reg0)) goto Label.      (3.1)
(レジスタ reg0 がアトムであれば 'Label' に飛ぶ)
```

```
regX := TAG!reg0.                  (3.2)
regX := regX - ATOM, if (zero) goto Label.
(レジスタ reg0 のタグ値をレジスタ regX に取り出し、それがアトムと同じならば 'Label' に飛ぶ)
```

従ってタグ条件分岐を含む命令の実行サイクル数に対する割合を Rb とすると、タグ分岐命令の使用による改善度は $Rb/(1+Rb)$ で評価できる。計測結果では

	9 Q K	9 Q U	素数 1000	ハノイ 12	平均
CS: 実行サイクル数	15885841	34717320	3984794	3550979	14534733
IS: 実行命令数	12735196	26036110	2717581	2508046	10999233
TI: タグ操作を含む命令の実行数	2646599	5122346	348387	540040	2164343
CT: タグ条件分岐命令の実行数	2055007	2351627	265515	105883	1194508
T2: タグ条件分岐命令 (Ti=2) の実行数	270134	194332	48381	20169	133254
MT: タグ操作と他操作の並列実行数	1601627	4280504	183961	419314	1621351
TI/IS (%)	20.8	19.7	12.8	21.5	18.7
CT/CS (%)	12.9	6.8	6.7	3.0	7.4
T2/CS (%)	1.7	0.6	1.2	0.6	1.0
MT/TI (%)	60.5	83.6	52.8	77.6	68.6

表 1: ベンチマークによるタグ命令の評価結果

8	8	24
S	M	P

S: Sequencer Operation Field
M: Memory Operation Field
P: Processor Operation Field

図 1: 命令の構成

111	5	32
Data Type		Value

☐ Multiple Reference Bit
☐ Garbage Collection Bit
☐ Lock Bit

図 2: データの構成

Rb は 7.4 % であり、タグ条件分岐命令の使用による改善度は 6.9 % であった。

3. タグのグループ比較による改善度

Ti 個のタグ値をタグメモリに登録している場合の条件分岐命令は、タグメモリを使用しない場合には Ti 命令が必要だと考えられる。従ってその条件分岐命令の実行数の実行サイクル数に対する割合を Ri とすると、タグメモリの使用による改善度は $Rt/(1+Rt)$ で評価できる。ここで Rt とは次の式で定義される値である。

$$Rt = \sum_i (Ti - 1) * Ri$$

計測結果では、タグメモリを使用した条件分岐命令は Ti > 2 の場合は一度もなく、Ti=2 の場合が 1.0 % に過ぎなかったため、Rt は 1.0 % で処理の改善度も 1.0 % にとどまった。この改善度が低かった理由は、評価に用いた処理系がプロトタイプであり、まだタグによる最適化を含んでいないためである。しかし今後タグ

による多くの最適化を行っていく予定であるので、この改善度が高まると期待できる。

4. タグ操作と他操作を同時実行した命令の割合

タグ操作（タグ条件分岐を含む）が他の操作と同時に実行された割合は 68.6 % であり、高い並列性が確認された。

4 まとめ

本稿ではタグアーキテクチャの採用による KL1 処理の効果について考察した。その結果、タグ命令が全体の実行サイクル数の 18.7 % を占めること、また、処理速度についてはタグ条件分岐命令の使用により 6.9 %、タグメモリの使用により 1.0 % 改善されたこと、それにタグ命令が他命令と並列実行された割合は 68.6 % であるなどがわかった。

以上のことからタグアーキテクチャは KL1 の処理に有効であると考えられる。今後はタグメモリをもっと有効に活用した処理系の開発が課題である。

謝辞

日頃からお世話になっている新世代コンピュータ技術開発機構 (ICOT) の皆様、及び沖電気 PIM 担当諸氏に感謝します。

参考文献

- [1] A.Goto et al. Overview of the Parallel Inference Machine Architecture(PIM). In FGCS 1988, pp208-229, Nov. 1988.
- [2] 稲田他: 記号処理言語プロセッサ Olive のアーキテクチャ評価、情報処理学会研究報告 90-SYM-56-6
- [3] 吉田他: 並列推論マシン PIM/i の開発支援環境—シミュレーター、情報処理学会平成 2 年度後期全国大会 5-367
- [4] 加藤他: 並列推論マシン PIM/i のファイングレインパラレルリズム、情報処理学会平成 2 年度後期全国大会 6-169