

# 並列協調処理を用いた自動レイアウト実験 システムの開発

## Experimental Parallel Cooperative Layout Problem Solver in ESP

渡辺俊典 佐藤由美子 伊東弘一郎 森文彦

T.Watanabe Y.Sato K.Itoh F.Mori

(株) 日立製作所システム開発研究所

Systems Development Laboratory of Hitachi

### 1. 結論

ICOTで開発されたESP言語は、オブジェクト指向表現機能による、事物やそれらの間の関係の記述能力、論理型知識表現による推論能力、疑似並列問題解決の実現などの点で、レイアウト問題解決に有効である。特に、従来の最適化手法では取扱いのむつかしい非数値的意味的制約条件を持つ問題の表現や解探索の効率化に有効と期待されている。ここでは計算機室レイアウト問題解決へのESP適用実験について紹介する。

### 2. 平行協調によるレイアウト問題解決のESPによる実現

#### 2.1 平行問題解決 明確化および問題解決方法アプローチ

計算機システムを構成する各種の機器を計算機室に配置すると共に機器間のケーブル配線を行なう。考慮すべき意味的制約条件として、次のようなものを取り上げる。

- (c1) 機器に応じて出入り口との距離を考慮する。
- (c2) 類似機器は近くに配置する。
- (c3) 機器はCD(コンソール装置)に向ける。
- (c4) 機器間距離の制約を満たす。
- (c5) 機器の全面線をそろえる。
- (c6) 機器の保守エリアを確保する。
- (c7) FD(フロッピーディスク装置)等はCDの近くに配置する等により使用の便宜を図る。

以下の階層問題解決アプローチを採用する。

( $\approx$ 1) 上位階層で問題分割を行なう。機器のグループ化の後、部屋をゾーン分解し、グループのゾーン割り当てを行う。機器間のケーブル配線よりグループ間配線を調べ、ゾーン境界に仮端子を設ける。全体の問題は各ゾーンでの機器配置および機器や仮端子の間の配線問題からなる部分問題に分割される。

( $\approx$ 2) 下位階層で配線制約条件を考慮して部分問題を並列に解く。異なる部分問題の間に、機器の距離や方向に関する制約が存在するため、部分問題間での協調が必要となる。協調の方式として本システムでは二方式を用いた。

( $\approx$ o1) 他の部分問題の解決を待って後、制約を満たす配置を作る。

( $\approx$ o2) 他の部分問題の解に応じた制約満足化戦略をあらかじめ各部分問題に持たせておき、待ち無しで部分問題間の制約を満足化させる(一種の事前常識の導入)。

( $\approx$ 3) 最後に仮端子間を配線し、全体の解を構成する。

#### 2.2 システム概要

本実験システムを構成するESPオブジェクトの体系をFig.1に示す。

##### (o1) Parallel problem solving object

問題解決全体の管理を分担する。User(利用者)の指示によりProblem definition objectにより部屋や機器のデータを読み込み上位階層処理を実行した後、下位階層処理を並列実行し、再度上位階層配線を実行する。

##### (o2) Upper placement processing object

部分問題の生成を行う。機器のグルーピングと部屋のゾーニング及びグループのゾーン割り当てをRule objectを用いて行う。

Constraint evaluation objectはゾーン割り当て時の制約条件を与える。ゾーン形状等は、



Fig.1 ESP Objects for Layout Problem Solving

Layout situation memory objectに記憶される。

#### (c3) Parallel placement process control object

ゾーン個数分の部分問題をLower placement & routing objectとして生成した後、それらに機器配置を並列実行させる。仮端子配列が最後に行われる。Rule objectはLayout situation objectに記憶された既配置機器の配置状況に応じた機器配置候補地の生成に、Constraint evaluation objectは候補地からの適正配置位置の選択にそれぞれ用いられる。Slide adjustment objectは既配置機器の移動による配置スペース確保を行う。

#### (c4) Parallel routing process control object

Lower placement & routing objectを再度並列

実行させ、ゾーン内の配線済み機器ケーブルの接続点や仮端子の間に電源線や信号線を敷設する。

Inter device routing objectは二点間をL字パターン等で結ぶ機能を持つパターンルータである。

#### (c5) Upper routing processing object

ゾーン境界近辺の仮端子間を配線し、配線全体を完成させる。

#### (c6) Geometrical processing object

機器配置処理などで必要となる計算幾何学演算を実行する。

### 3. レイアウト実験

#### 3.1 実験結果の一例

約40台の機器からなる計算機システム配置結果をFig. 2に示す。5個の部分問題を並列処理している。配線結果をFig. 3に示す。協調モードcolでの並列配置処理のタイムチャートをFig. 4に示す。

#### 3.2 結果の考察

制約cl-c7を満たす結果を得ている。協調モードcolでは部分問題間の制約満足化のため待ちが発生し(Fig.4のw)並列化効率の低下やデッドロック現象を招く。機器間距離の様に制約満足化処理に強い前後順序関係が無い場合には協調モードco2を用いて、複数機器間で制約を満たすことによりこれらの問題を解決できる。本システムではこの方式を用いて並列化効率を向上させている。

#### 謝辞

本研究の機会を与えていただいた藤井裕一第五研究室長ならびに当研究所石原孝一郎第五部長に深謝します。

#### 参考文献

- (1) Watanabe, T. et al.: Design of an Expert System for Computer Room Layout, Transaction of Information Processing Society of Japan, Vol. 26, No. 5, pp. 926-935 (1985)
- (2) Watanabe, T. et al.: Computer Room Facility Layout in ESP, Proc. of the Third Japanese-Swedish Workshop, pp. 13-14 (1985)

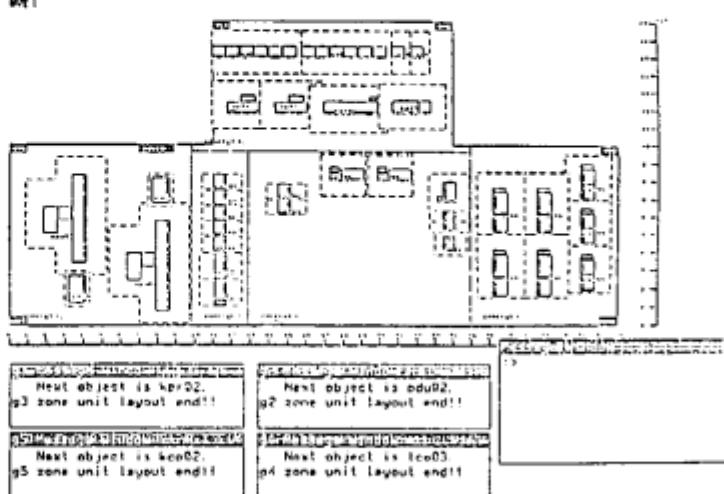


Fig. 2 Devices Placed

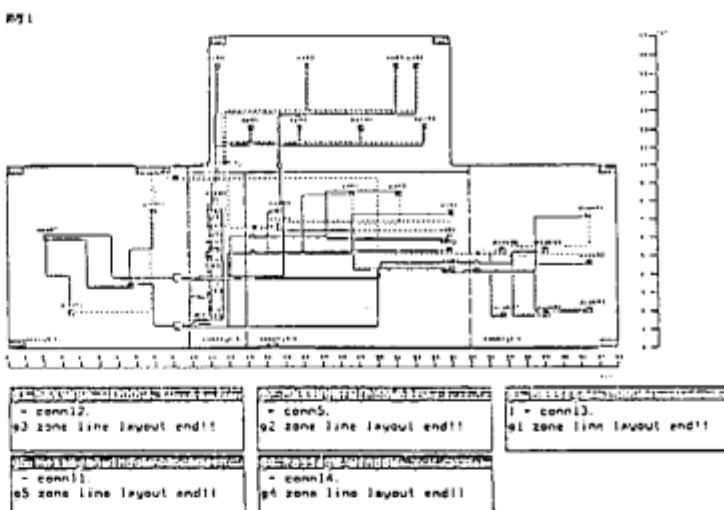


Fig. 3 Cables Routed (Bold:Signals & Dotted:Power)

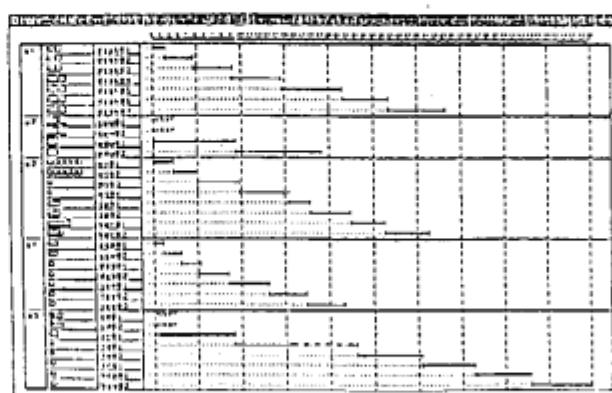


Fig. 4 Device Placement Time Chart