

PSI-IIの性能評価(3)

6B-9

-- マイクロ命令動的評価 --

吉田 裕之 中島 浩 中島 克人
(沖電気工業(株)) (三菱電機(株)) ((財)ICOT)

1. はじめに

第5世代コンピュータ・プロジェクトの一環として、ICOTにおいてマルチPSIの要素プロセッサ(PSI-II)を開発した。このプロセッサのマイクロ・アーキテクチャはKL0(ICOTで開発された論理型言語)処理系を意識して設計されている。本稿ではPSI-IIマイクロ命令の動的評価について報告する。

2. 測定結果とその評価

論理型システム記述言語ESPのプログラムをWAMコードにコンパイルするESPコンパイラをサンプル・プログラムとして選び、PSI-II上で実行させた場合のマイクロ命令の動的使用頻度から以下の5項目について評価した。

(1) WCSの使用効率

マイクロ・モジュールを動的実行頻度の高い順に並べていき、そのマイクロ命令と実行ステップ数の累積を比較した(図1)。それによると、WCS(16K語)の内、実行ステップの85%がその1K語に、また95%が2K語に収まっていることがわかる。例えばこのデータから、LSI中に2K語のWCSを実装し、使用頻度の低い残り5%の処理をファームウェアのかわりにソフトウェアで実行させた場合でも、全体の実行速度はあまり低下しないことがわかる。

(2) マイクロ・アーキテクチャの水平度

PSI-IIでは機械語レベルの設計の自由度を最大限に与える為にマイクロプログラム方式に水平型を採用している。表1に、ALUオペレーション、ブランチ・オペレーション、キャッシュ・アクセス・オペレーション、フラグ・カウンタ・オペレーションの4機能の水平度を測定した結果を示す。それによると、4機能全部が有効な(最も水平度が高い)場合が全実行の24%、3機能以上が有効な場合は全実行の約60%となり、マイクロ命令の水平度は有効に働いている。

またPSI-IIでは、グローバル・スタック・トップ

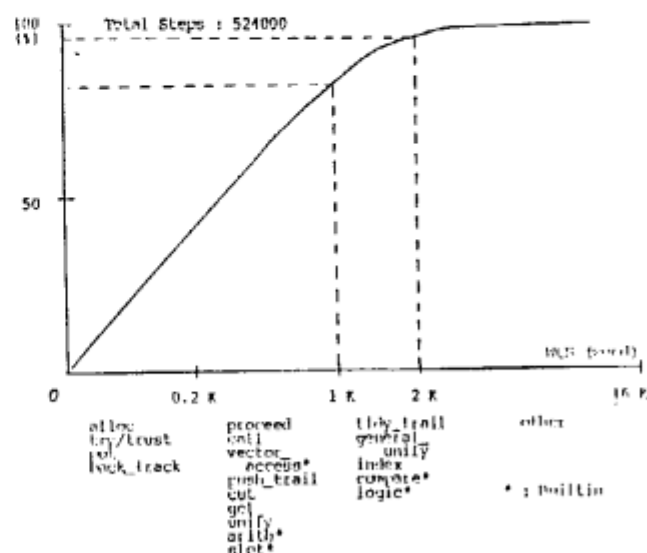


図1 WCSの使用効率

表1 マイクロ・アーキテクチャの水平度

Total Steps : 524000				
ALU	Branch	Cache	EC/Tag	Ratio (%)
0	0	0	0	23.6
0	0	0	*	13.8
0	0	0	*	12.6
0	*	0	0	11.5
0	0	*	0	10.2
0	*	0	*	7.9
*	0	0	*	6.7
0	*	*	0	5.8
0	*	*	*	4.5
*	0	*	*	1.4
*	*	0	*	1.2
*	*	0	0	0.4
*	0	0	0	0.2
*	*	*	0	0.0
*	0	*	0	0.0
*	*	*	*	0.0

0 : Active (ALU operation + Register Transfer)

* : Inactive (nop.)

表2 インクリメント/デクリメント・レジスタの使用頻度

Total Steps : 524000			
Counter Op.	LC--	SR++	GR++
Ratio (%)	16.5	1.5	0.9

LC-- : Loop Counter decrement

SR++ : Structure Pointer Register increment

GR++ : Global Top Pointer Register increment

Performance Evaluation of PSI-II (3) -- Dynamic Evaluation of Micro-Instructions --

H. Yoshida*1, H. Nakashima*2, K. Nakajima*3

*1: Oki Electric Industry Co., Ltd. *2: Mitsubishi Electric Co., Ltd. *3: ICOT

・ポインタ・レジスタ、構造体要素用ポインタ・レジスタ、及びマイクロプログラムのループ・カウンタとして、ALUとは並行に動作する専用のインクリメント/デクリメント・レジスタを用意したが、表2に示すように2つのポインタ・レジスタについては比較的效果は小さかった。

(3) ALUオペレーションの頻度

ALUオペレーションの頻度比率の評価結果を図2に示す。それによるとレジスタ間の転送が全実行ステップの50%以上を占めており、ALUオペレーションは約30%であった。またALUオペレーションの90%近くを加減算が占めていることがわかる。

以上のことから、レジスタ間の転送を高速にすることが全体の実行速度に有効であるといえる。またALUオペレーションのほとんどが加減算であり、高性能なALUの必要性は認められなかった。

(4) レジスタ・ファイルの構成

PSI-IIでは引数レジスタ(32語)、制御用レジスタ(16語)、及びワーク用レジスタ(16語)を、64語の2ポート・レジスタ・ファイルで実現している。

制御用レジスタへのアクセス頻度の測定結果を表3に示す。それによるとアクセス回数は全実行ステップの約40%であり、制御情報をレジスタに置く効果は大きい。また約70%のアクセスが特定の4語のレジスタに集中している。

一方、ワーク用レジスタへのアクセスは全実行ステップの約20%であり、その内の約80%のアクセスが4語のレジスタに集中していた。

以上のことから、レジスタ・ファイルの容量は制御用、ワーク用として8語程度で効果があると言える。

またレジスタ・ファイルを同時にアクセスする場合は全実行の約4%に過ぎず、2ポートの効果は認められなかった。

(5) マイクロ・ブランチの頻度

図3にマイクロ・ブランチの評価結果を示す。それによると全実行ステップの約50%がブランチ・オペレーションであり、オペコード・ディスパッチは約20%であった。つまり、機械語1命令は平均5ステップで、その5ステップ中の2〜3ステップはブランチ・オペレーションで構成されていることとなり、ブランチ・オペレーションの頻度がかかなり高いことがわかる。また論理型言語の処理に特徴的なタグによるブランチ・オペレーションは、全ブランチ・オペレーションの約40%であった。

Total Steps : 524000

Register Transfer (56.3%)	ALU Op. (33.3%)	Nop.
Add (59.5%)	Subtract (26.2%)	Other (14.3%)

図2 ALUオペレーションの頻度

表3 制御用レジスタのアクセス頻度

Total Steps : 524000
Total Access : 205000
(205000 / 524000 * 100 = 39.1%)

Control Register : Remark	Ratio (%)
ER: Last Environment	22.3
BR: Last Choice Point	19.2
LR: Top of local stack	16.5
LVL: Level Counter	14.0
TR: Top of trail stack	11.7
CPR: Continuation Program Pointer	9.0
GBR: Backtrack Point of Global Stack	7.1
NER: Number of Remaining Elements	0.1
SR: for Structure Compare	0.1
HR: Top of Heap	0.0
DMR: On backtrack Top Pointer	0.0
BHPR: Bind hook Pointer	0.0
SAR: Top of System Area	0.0
EXTR: Exception hook Top Pointer	0.0
(reserved)	*
(reserved)	*

Total Steps : 524000

Branch Operation (42.9%)	Opcode (19.9%)	Nop.
Tag Branch (41.5%)	other (58.5%)	

図3 マイクロ・ブランチの頻度

以上のことからブランチ・オペレーションの並行動作は効果が大きいといえる。

3. おわりに

本稿では、PSI-IIマイクロ・アーキテクチャの動的評価を行い、その有効性について確認した。今後は本論中で指摘した問題点について、さらに検討を加えていきたい。

本研究にあたり、多くの貴重な助言をいただいたICOT、ならびに関連メーカーの方々に深く感謝します。

参考文献

- (1): 中島他, マルチPSI要素プロセッサPSI-IIのアーキテクチャ 第33回情報処理全国大会 1986
- (2): 中島他, PSI-IIの性能評価(1)-概要と速度評価- 第35回情報処理全国大会 1987