

並列推論マシンPIM

3B-5

—中期構想—

後藤 厚宏, 杉江 衛, 服部 彰, 伊藤 徳義, 内田 俊一
(ICOT) (日立) (富士通) (沖) (ICOT)

1. はじめに

並列推論マシンPIMの研究開発は、第5世代コンピュータの研究の中でも最先端技術のひとつであり、中期目標は、要素プロセッサを100台規模で接続した、実用規模/実用性能を持つPIMの開発である。

中期PIMでは、前期PIM研究で明らかになった並列処理の粒度や負荷分散等の課題をソフトウェアの観点から解決することを目指す。中期PIMの核言語は並列論理型言語GHCに基づくKLIであり、KLIによる並列ソフトウェア研究と一体となったPIM開発を進めることにより、後期以降の並列推論システムの土台を作る。

2. 中期PIMの研究課題

前期のPIM研究では、主としてPIM-D、PIM-R、株分け方式の3つのマシンモデルについて詳細検討と実験機の試作/評価を進めてきた。これにより、論理型言語と並列処理アーキテクチャの適合性を確認すると共に、要素プロセッサの高速化手法の明確化と実装規模等に関する設計基礎データの収集を進めることができた。前期のPIM研究を通して明らかになった中期PIMの研究課題は以下のようにまとめられよう。

(1) 並列処理の粒度と負荷分散

並列処理においては、問題の切り分け（粒度の選択）と負荷分散が重要なポイントである。

例えば、PIM-DとPIM-Rでは比較的小粒度の並列処理を実現した。このように処理の粒度を細かくすることによって、両マシンとも問題に内在する並列性を十分に抽出することが可能となり、計算資源を有効に利用する負荷分散も容易になった。ただし、粒度を小さくすることによる切り分けのコストは無視できず、コピーの手間による処理効率の低下が問題となった。

一方、株分けシステムのように処理の粒度を大きくすると、個々の処理の効率を良くできる。ただし、並列タスクへの切り分けが機械的であるため、応用問題の性質が適合しない時は効率の良い切り分けや負荷分散が難しかった。

3方式に共通した問題は、一律の粒度や負荷分散戦略をハードウェア機構が単独で提供しようとし、プログラマが、処理の粒度や負荷分散に関する指示（またはヒント）をプログラミングすることを考慮しなかったことにある。そこで、中期PIM研究では、ソフトウェアの立場から並列処理の粒度と負荷分散の課題に対処していく。

(2) 並列プログラミング

前期のPIM研究で主に扱った並列Prologプログラムでは、並列プロセスやプロセス間の依存性は陽に示されない。ただし、上記のようにソフトウェアの立場から並

列処理の粒度と負荷分散の課題に対処するためには、推論処理自体を積極的に並列プログラミングする必要がある。

例えば、プログラマは、並列探索問題を複数の探索プロセスとして表現し、プロセス相互で交換する情報の利用の仕方として探索戦略を与える。

これは、並列に動作する推論プロセスとプロセス間の通信/同期制御をプログラム中に明示していくことに相当する。これにより、プログラマはマシンに対して処理の進め方を指示したり、そのヒントを与えることが可能となる。

並列論理型言語GHCに基づく核言語KLIは、並列プロセス間のストリームプログラミングを得意とし、このような並列プログラミングを可能とすると考える。

(3) システム全体性能の向上

並列推論システムの性能は、ハードウェア性能だけでなく、プログラミング環境やコンパイラ等の並列ソフトウェア能力と切り離して議論することはできない。

特に、上述の並列推論処理のプログラミングを支援する機能、および、コンパイラ等によってプログラムに本質的でない非決定性を取り除いて処理効率を上げる技術が重要である。

3. 中期PIMの研究方針と目標

(1) 研究方針

前期の研究成果および明らかになった課題をふまえ、ICOTでは、GHCをベースとした核言語KLIを開発し、さらに大規模応用プログラムや並列アルゴリズム、オペレーティングシステムやプログラミングシステム等の並列ソフトウェア研究を進めている。さらに、これらの並列ソフトウェア研究を加速するために、並列ソフトウェア開発ツールとして、マルチPISシステム⁽¹⁾を開発している。

この中で中期PIMの研究方針は以下のようにまとめられよう。

① 並列ソフトウェア研究との一体化

中期におけるPIMアーキテクチャ研究では、これらの並列ソフトウェアの立場から前述の負荷分散等のアーキテクチャの課題を検討する。また、並列OS (PINOS)による制御のし易さといった並列ソフトウェアからの要請を考慮したマシン構造の研究を進める。

② 中期から後期へのつながりの重視 (図1)

並列推論マシンは常にそのソフトウェア開発と積みかさなりあって開発が進むべきものである。そこで中期PIMとマルチPISは機械語レベル(KLI-B)の整合性を相互にとりあい、さらに実用規模/実用性能を持つPIMを開発することによって、

・ハードウェア技術と蓄積すると共に、並列推論マシンの実用化における課題を明確にする、

Parallel Inference Machine-PIM - Intermediate Stage Plan -

Atsuhiko GOTO¹, Mamoru SUGIE², Akira HATTORI³,

Noriyoshi ITOH⁴, Shunichi UCHIDA¹

1. Institute for New Generation Computer Technology (ICOT)

2. HITACHI, Ltd. 3. FUJITSU, Ltd. 4. OKI Electric Industry Co. Ltd

・後期においてはマルチP S Iシステムに代わる並列ソフトウェア開発ツールの開発を担う。
ことを目指す。また後期P I M開発への連続性を得るために、広く共用できる開発用ソフトウェアツールの整備を重視する。

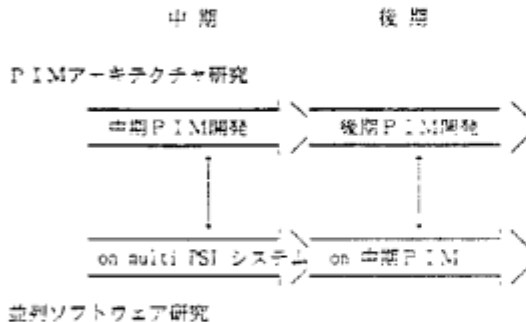


図1 後期へのつながり

(2) 開発目標

中期P I Mの開発では、核言語K L Iを高速実行し、並列Q S (P I M O S)が稼働できる実用規模/実用性能を有するマシンを目指す。要素プロセッサは100台規模で接続され、その目標性能を実効性能において要素プロセッサ当たり50~100K L I P S、システムで2~5M L I P Sにしている。また、技術的蓄積を重視し、後期における並列ソフトウェアの実験が引き続いて可能な程度に安定に動作できる実装を行う。使用デバイスとしてはゲートアレイ、スタンダードセル、および一部カスタムL S Iを検討対象としている。

4. 中期並列推論マシンP I Mの概要

(1) 並列処理の粒度と局所性

核言語K L Iの処理モデルは、ゴールを処理単位とした並列ゴールリダクションとしてとらえることが自然であろう。ただし、ゴールとして表現されるアクティビティには命令レベルで扱う微小のものから、長時間プロセスとして動作するような大きいものまである。ある規模のプロセッサを想定した場合、プロセッサより小さいものを並列処理の粒度の問題、大きいものをプロセッサ間の通信の局所性の問題としてとらえられよう。このような粒度と局所性への対応は次のように考えている。

中期P I Mでは、通常の32~40ビットC P U程度の規模を持つ要素プロセッサを用いて比較的大きい粒度の並列処理を目指す。要素プロセッサでは逐次処理を利用して各処理単位の処理効率を上げる。例えば、ゴールの連続実行を利用した深さ優先スケジューリング技法を用いて粒度を大きくする。この理由は以下の通りである。

- ・実際の応用プログラムでは、大きい粒度の並列性が十分にあると予想できる。さらに、
- ・並列プログラミングとの適合性を重視した場合、大きい粒度の方がソフトウェアから扱いやすい。そこで、まず大きい粒度の並列処理を効率的に実現することを目指し、順次小さい粒度へと進むべきである。また、
- ・要素プロセッサに関しては、P S Iを含めI C O T内に技術的蓄積がある。

(2) プロセッサの結合方式

プロセッサの結合方式は、密結合と疎結合に大別できる。密結合は通信コストが小さくできるが、中期では100台規模の接続を目指すため、全部を密結合することは難しい。一方、疎結合の場合は、プロセッサ内で閉じる通信とプロセッサ間に渡る通信の段差が大きいため、ソフトウェアの立場から処理の分割/配置が難しい。

中期P I Mでは、クラスタ概念を導入して疎結合と密結合を融合し、システム内の通信コストの段差をできるだけ滑らかにする。クラスタ内では、共有バッファ通信が利用できる共有メモリを用いた密結合とする。一方、クラスタ間は疎結合とすることによって、接続できるプロセッサ数を増やす。これにより、システム内の通信コストは、プロセッサ内、クラスタ内、クラスタ間の3段階になる。

(3) 並列処理方式(2)

中期P I Mの処理方式は、クラスタ間メッセージによるものとクラスタ内の共有メモリを用いたものに分けられる。前者は、マルチP S Iと共通の課題として検討を進めている。後者は、共有メモリに係わるアクセス競合やロックの問題を軽減できる処理方式がポイントであり、(2)において詳細を述べる。

(4) 機械語とコンパイラ

中期P I Mでは、コンパイラによる最適化を前提とした機械語(K L I-B)を設計する。現在設計を進めているK L I-Bは、単体プロセッサの効率化に重点を置いた低レベルなものであり、コンパイラによって本質的でない非決定性を排除できるものを口指している。

また、K L Iプログラミングで頻出するストリームについては、専用の命令を用意して効率化を図る(4)。

(5) ハードウェア構成(3)

中期P I Mのハードウェア要素では、P S Iの開発等による要素プロセッサ技術の進歩に比べて、結合方式に係わる部分の技術が不足している。そこで、共有メモリへのアクセスを高速にする並列キャッシュ機構や、ハードウェアロック機構に重点を置いている。

5. おわりに

前期研究で明らかになった課題、中期の研究方針と中期P I Mの概要を通してP I Mの中期構想を述べた。今後は、ソフトウェアシミュレータやマルチP S Iを利用して、P I Mの機械語(K L I-B)とハードウェア設計を詳細化して行く予定である。

【参考文献】

- (1) 木村 他, "マルチP S Iシステムとその接続方式", 本大会 7B-1.
- (2) 佐藤 他, "並列推論マシンP I M - 中期P I Mの処理方式について -", 本大会 3B-7.
- (3) 松本 他, "並列推論マシンP I M - 中期P I Mのハードウェア構成について -", 本大会 3B-6.
- (4) 久野 他, "並列推論マシンP I M - ストリームの効率的実現方式 -", 本大会 3B-8.