

TM-0012

人工知能向き VLSI アーキテクチャ

— 知識情報処理マシンと VLSI —

内田 俊一

August, 1983

ICOT

Mita Kokusai Bldg. 21F
4-28 Mita 1-Chome
Minato-ku Tokyo 108 Japan

(03) 456-3191~5
Telex ICOT J32964

Institute for New Generation Computer Technology

図-1. KIPSシステム構成イメージ

求めるものが、演繹 (deduce) を必要とするか確かめることも含まれている。このように、知識と扱う上では、推論と知識ベースの検索は、渾然一体となつてゐる。

このような知識表現の形式や、操作のための言語には、いろいろなものがあるが、満口 [1] によれば、それらは、図-2 のように分類される。

KIPS マシンのアーキテクチャを考へる上では、まず、この知識表現言語のレベルでのアーキテクチャ的サポートを、次のレベルとして考へるものが、妥当である。

このレベルでの、推論・知識ベース操作は、より具体的に、次のように述べられる。

- 1) 構造物 (Data Structure) のパターンマッチング
- 2) 概念の持つ属性の伝達 (Inheritance) のための操作
- 3) 集合演算

1) は、アサーション、デモン、フロッグションと呼ばれる規則や事実の類のパターンマッチングや、サブグラフのパターンマッチングである。

2) は、知識表現において概念間に、上下関係がある時、下位のものが、上位のもの属性を引き継ぐことと、この中には、明示されている事実の演繹のための操作も含まれている。

このレベルにおいて、これらの操作と、直接アーキテクチャ的サポートすることが考へられる。この例として、後述するユネクス・マシンや NETL マシンの例がある。

[2][3]

しかし、知識表現形式や、その上での操作は、適用する分野や目的によつて、適、不適があることが多く、また、汎用的なものは、今後の研究に待たねばならない。

アーキテクチャ的サポートを考へる上からは、知識表現言語モデルや、それを具体化する場合の計算モデル (マシン・モデル) が必要で、さうして、それらが、明確な数学的基礎を立脚していることが望まれる。

これらの理由から、アーキテクチャ研究上のアプローチとしては、知識表現言語レベルより一段低い言語レベルを求め、これを次のレベルと考へ、ここでのアーキテクチャ的サポートを考へることが妥当である。

この次のレベルの言語としては、図-2 における宣言的形式と手続き的形式的のいずれもがうまく実現できるものが望ましい。さらに、アーキテクチャとして、高性能なものを得ようとするれば、並列処理と容易に整合するものがよいはずである。

これらの条件を考慮すると論理型言語 (logic programming language) が、最適な候補として浮ひ上り、よく、この言語は、宣言的意味と手続き的意味を併せ持つほか、並列処理との整合性もよい。

しかし、論理型言語のもともとのモデルには Inheritance を含むオブジェクト指向型の言語機能が含まれていないから、この部分についての拡張が必要である。

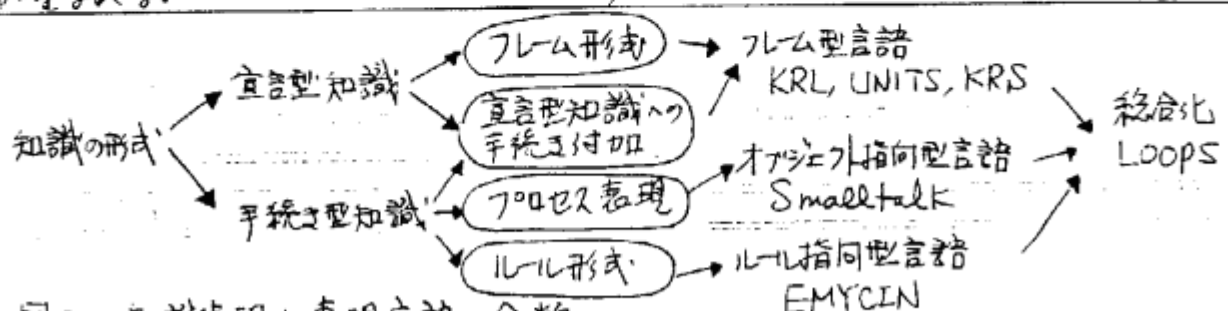
このような拡張を行つた上での論理型言語と並列推論言語と呼ぶことにすれば、このレベルが、アーキテクチャを考へる次のレベルとなる。

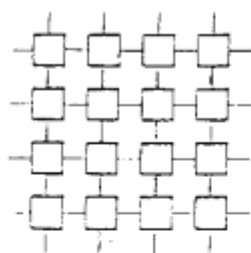
この次のレベルにおけるアーキテクチャは、並列推論・知識ベースマシンとも言うべきもので、知識表現形式は、一階述論理の節 (clause) の集合 (モジュール化されている) とあり、構造物のマッチングによる検索は、単一化 (unification) と And-On 木の非決定的探索に置きかえられる。

オブジェクト指向型の言語機能といふかについてヒリヒリ感により、計算モデルの一部が変つてくると思われれば、言語モデルとしては、理論的な基礎をもち、計算モデルを考へるのに好都合である。

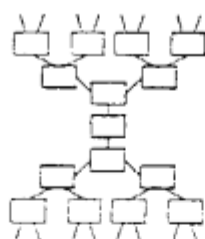
このレベルにおけるマシンは、高並列アーキテクチャを持つものとなり、その実現には、リダクションマシンやデーフローマシン等の特殊型マシンをベースとするのが自然である。

また、集合演算に関しては、関係モデルに基づく関係データベースマシンの技術が有用である。

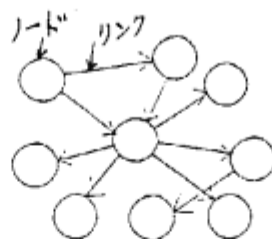




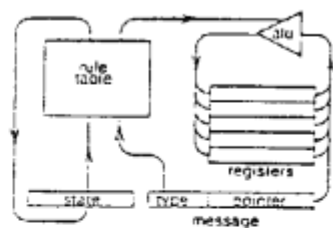
(a) CELL LEVEL



(b) TREE LEVEL



(c) NODE LEVEL



(d) CELLの内部構造

図-4. コネクションマシン

並列型推論言語レベルにおけるアーキテクチャサポートは、図-3に示すような高並列アーキテクチャをベースとして考えることができる。

これらのマシンを、一般時に、論理世や超並列計算モデル実装に多くのハードウェアと必要とする。これは、単純に言えば、ノイマン型マシンにおけるプロセス管理やメモリ管理の多くのハードウェアを実装していることである。その分だけ、ソフトウェアの処理は軽減し、性能もよくなるのである。

これらの主要構成要素は、要素フォーマッタ (PF), 構造メモリ (SM), スウィッチングネットワーク (SW) であるが、それぞれが個別の複雑な構造を持つ。従って、VLSIの使用により、PFやSMを、数十個のLSIを含むマシンが、はじめて実装されることになる。

これらへのVLSIの適用は、PF中において、トークン流制御論理のフェーズが行ったり、SM中での右側と左側の記憶と行うCAM (Content Addressable Memory) や、FIFOやLIFO型のレジスタ、SW中のルータ等から、始められよう。

この4年位の目標としては、PFやSMのマイクロプロセッサ、ボード1枚程度に納まるくらいの集積化が、一つの尺度であろう。

このレベルよりもう一つ下の逐次型推論言語のアーキテクチャサポートは、はるかに明確である。現在、我々の開発中のPROLOGマシン (PSI, Personal Sequential Inference Machine) は、FGCSプロジェクトのソフトウェア開発用ツールで、バーティカルコンピュータとして設計されている。しかし、そのCPUとメモリは、約2000個のMSI、SSIから成り、かなり大きい。その性能はDEC2060と同等であるので、性能を上げても、小型化することが望ましい。

VLSIの適用は、このマシンを大幅に小型化し、1ボードマシンから、さらに、1チップ

マシンへと縮める可能性を持つ。これは、単に小型化・低価格化によるマシンの利用範囲の拡大のけならず、その一部の設計変更により、これを数枚〜数十枚で構成できるよう可能性を持っている。これは、このようなCPUとPEとする小規模な専用実用型マルチプロセッサ (Multi-Sequential Inference Machine) の実装が可能になることと思われる。

4. おわりに

現時点で、人工知能の応用とVLSIのこのように密接な関係が、確立することは、なかなか難しい。マシンアーキテクチャが、必ずしも適用分野に適応してきただけで済む。かつ、VLSIが、実装材料として、アーキテクチャ実装上の制約を取り除く方向へ発展するのだとすれば、チップ上の電子回路の問題と、ピン接続の問題等は、回路やシミュレーションで吸収され、アーキテクチャレベルには関係ないことも考えられよう。

しかし、たとえそうであっても、この速度に よる KLP S マシンは、VLSI と前提なし。その能力を十分に使うためには、可能な限りのものがあることは、間違いない。

- [1] 山口文雄: 人工知能における知識表現, 数値科学, NO. 240, pp. 34-39, Jun. 1983
- [2] W.D. Hillis: The Connection Machine, MIT, AI Memo No. 646, Sept. 1981
- [3] S.E. Fahlman: Design Sketch For A Million-Element NETL Machine, Proc. of 1st Annual National Conf. on AI., pp. 249-252, Aug. 1980

このようにして求められる並列推論・知識ベースマシンは、F.G.C.Sプロジェクトのアーキテクチャ研究用目標となっている。

このレベルよりも、さらに一段低い、わづの言語レベルも考えられ、それは、逐次型実行を前提とする論理型言語とベースとするものである。現在、ノイマン型用材（たとえば、DEC2060）上で動いているPROLOGは、その例である。

このレベルでのアーキテクチャ的サポートは、現実的な研究テーマであり、未知の要素は、ほとんど無い。逐次型であるから、ノイマン型アーキテクチャを拡張したスタックやタグを用いるアーキテクチャで実現できる。しかし、その性能については、ノイマン型マシンと明確な限界がある。

このレベルにおけるもう一つの言語は、Lispであり、これも従来の工知能研究、ほとんどと唯一のモデルとして使われてきた。

現在の知識表現の研究は、このレベルの言語の上に、厚いソフトウェアの層を積み上げることを行われており、これは、その性能の不足と克服する大きな理由となっている。

3. アーキテクチャのレベルとVLSI

2で述べたKIPSマシンの3つのレベルと整理して示す図-3のようになる。これらについて、VLSIが、どのように関係するかを考えてみよう。

知識表現言語レベルで、一般的なアーキテクチャ的サポートを考えるのは、現時点では難しい。しかし、知識表現形式とそのための操作と限定すれば、ある程度は、可能である。

このような例としては、ユネグニオンマシンがある。このマシンは、セマンティックネットワーク上で推論・知識ベース操作を、VLSIベースのハードウェアで、直接サポートしようとするものである。

セマンティックネットワーク上の、ノードとリンクの一般的構造は、図-4(c)のようである。何本かの入力リンクから一つのノードから出入りするものであるが、まず、これと、(b)のようなる本のリンクしか持たないセルの組合せで実現する。また、二次元アレイ状の構造は、(a)のようにする。各セルは、(d)のようないくつかのレジスタ、ALEI、ルールテーブルと、これを、互いに簡単な構造を持ち、すべて、スイッチングネットワークで接続されている。

これにより、論理的構造としては、いろいろな形状のものが実現できる。（ネットワークとどう作るかは、未検討）

KIPSマシンのレベル

要素プロセッサ数

1-知識表現言語

$10^0 \sim 10^2$

<知識表現言語>

- Connection Machine
- NET Machine
- Actor Model

2-並列推論言語

$10^3 \sim 10^4$

<並列推論言語>

- PROLOGマシン
- Education Machine
- Dataflow Machine
- 高素形-パイプマシン

3-逐次推論言語

$10 \sim 10^1$

<逐次推論言語>

- PSI (Personal Sequential Inference Machine)
- Multi-document Inference Machine

<Lispマシン>

- Symbolics 3600
- その他

*要素プロセッサがどの程度複雑かの考慮はあてられていない。たとえば"Connection Machine"は、単純。

図-3 マシン・アーキテクチャのレベルとその例

各セルは、外部より、メッセージが到着すると、そのメッセージの内容、セルの内部状態により、ルールテーブル中のあるルールを実行する。それにより、他のセルへメッセージを再送したり、返事を返したり、自分の内部状態を更新したりする。

このようにして、ネットワーク状の一点から総せられるメッセージは、取のようにつながり、探索の対象となるセルでは、内部レジスタ中のフラグが立てられていく。このようにして、ネットワーク中の求めるセルが浮きあがっていく。

NETLマシンも、ほぼ同様の考えに基づき、VLSIの直接的利用を狙っている。しかし、いずれもアイデアの段階であるが、セル数としては、百万個という規模で大きな規模を想定している。

このようなマシンは、まだ多くの研究が必要とされるが、特定の知識表現形式における特定の操作が、特に高速であることが求められる場合、有効なものになるだろう。